

## BEST AVAILABLE COPY

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭63-83599

⑬ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑭ 公開 昭和63年(1988)4月14日

F 42 B 3/16  
 F 42 C 11/06  
 F 42 D 1/06  
 H 03 K 5/13  
 17/28

6935-2C  
 6935-2C  
 6935-2C  
 7259-5J  
 B-7190-5J

審査請求 未請求 発明の数 1 (全5頁)

⑮ 発明の名称 電気発破用遅延回路

⑯ 特 願 昭61-224947

⑰ 出 願 昭61(1986)9月25日

⑱ 発 明 者 越 智 弘 二 北海道岩見沢市駒園1丁目5番地12  
 ⑱ 発 明 者 原 田 証 英 北海道札幌市豊平区平岸2条8丁目(番地なし)  
 ⑲ 出 願 人 日本油脂株式会社 東京都千代田区有楽町1丁目10番1号  
 ⑲ 出 願 人 原田電子工業株式会社 北海道札幌市中央区南2条西10丁目(番地なし)  
 ⑳ 代 理 人 弁理士 杉村 暁秀 外1名

## 明 細 書

1. 発明の名称 電気発破用遅延回路

2. 特許請求の範囲

1. 電源から供給される電気エネルギーを蓄積するコンデンサと、

前記電源からのエネルギーの供給の終了を検出して起動信号を出力する起動回路と、

前記コンデンサに蓄積されたエネルギーによって付勢されてクロックパルスを発生するクロックパルス発生回路と、

前記起動信号を受けて前記クロックパルスの計数を開始し、外部から設定される計数値までクロックパルスを計数するときに点火信号を出力する計数回路と、

この点火信号を受けて前記コンデンサに蓄積されている電荷を点火回路に放電するスイッチング回路とを具備することを特徴とする電気発破用遅延回路。

2. 前記クロックパルス発生回路が、水晶発振子やセラミック発振子などを有する高精度発

振器を具備することを特徴とする特許請求の範囲1記載の電気発破用遅延回路。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は電気発破用遅延回路、特に段発発破を行うのに好適な遅延電気雷管や時限式雷管などに用いる遅延回路に関するものである。

(従来の技術)

従来、複数の爆薬を時間をずらせながら爆発させる段発発破においては遅延電気雷管が一般的に用いられている。この遅延電気雷管は、リード線、電橋線および点火薬で構成される電気点火部と、起爆薬との間に延時薬を填塞配置したものである。この場合には通電により先ず点火薬が発火し、続いて燃焼が延時薬に移り、この延時薬層を所定の時間かかって燃焼が伝播した後、起爆薬に移り、ここで爆轟に転換するものである。したがって、延時薬の燃焼の不均一性により設定時間の精度を5%程度に管理するのが限度であった。さらに、経時による変化や使用時における温度の変化など

により設定時間のばらつきが大きくなり、発破技術上高度な設定時間精度が要求されるスムーズプラスチング発破などに適用するには不十分であった。また、市街地やその周辺での発破など、段発発破における各段当りの装薬量が、振動や騒音などの関係から制限されるような発破では必然的に各段の時間間隔を通常よりも精度よく設定する必要があるが、従来の延時薬のように大きなばらつきを有する電気雷管では前段と後段が重なったり、極端な場合には逆転したりする恐れがあり、不適当であった。

このような不具合を改善するために、瞬発電気雷管を用い、インダクタまたはコンデンサによって発破器からのパルスを電気的に遅延させるようにした遅発電気雷管が提案されている。このような電気回路を用いた遅延システムとしては、特公昭56-26228号公報、特開昭54-43454号公報などに開示されているアナログ方式と、特開昭57-142498号公報、特開昭58-83200号公報に開示されているデジタル方式

とがある。

(発明が解決しようとする問題点)

上述したアナログ方式の遅発電気雷管においては、抵抗とコンデンサで構成される遅延回路を用いるものであり、その設定時間の精度はこれらの電子部品の精度によって左右されることになる。これら電子部品の精度は工業的に使用されている部品については数%～十数%であるため、スムーズプラスチング発破や都市発破を行うために必要な時間精度を得ることは困難である。

また、デジタル方式の遅発電気雷管においては、発振回路から発生された信号をカウンタで計数して必要な遅延時間を得るようにしており、アナログ方式に比べて時間精度は格段に優れている。この場合、発振回路としては、抵抗とコンデンサを含むR-C発振回路を用いているが、このようなR-C発振回路から発生される信号の周波数は抵抗やコンデンサの精度に左右されるので、デジタル時計など正確な周波数を有する信号を発生させる必要がある回路に用いられている水晶発振子や

セラミック発振子などを用いる発振回路に比べると周波数精度は劣っている。このような水晶発振子やセラミック発振子などを用いる発振回路とカウンタなどを組合わせて遅発電気雷管を構成すれば、さらに時間精度の向上が期待される。しかし、水晶発振子やセラミック発振子は、電圧が印加されてから、一定の振動周波数に安定するまでに200～300nsの時間が必要である。したがって、瞬発電気雷管に組込んだ場合には、この安定化に要する時間がそのまま設定時間の誤差となるため、従来は周波数精度の劣るR-C発振回路を用いざるを得なかった。

また、上述したような問題は遅延電気雷管だけでなく、例えば時限式雷管においても同様に生ずるものである。

したがって、本発明の目的は、上述した従来の欠点を除去し、水晶発振子やセラミック発振子などを用いた高精度の発振回路を用いて遅延時間を高精度に設定することができる電気発振用遅延回路を提供しようとするものである。

(問題点を解決するための手段)

第1図は本発明による電気発破用遅延回路を適用した遅発電気雷管の基本的構成を示す概念図である。点火のためのエネルギーと、雷管に設けた種々の回路のための電源エネルギーを供給する発破器1からの電気エネルギーを蓄積するコンデンサ2と、発破器1からのエネルギーの供給の終了を検出して起動信号を出力する起動回路3と、コンデンサ2に蓄積されたエネルギーによって付勢され、コンデンサの端子電圧が規定の値を超えるときに発振を開始してクロックパルスを発生するクロックパルス発生回路4と、このクロックパルスを計数する計数回路5とを設ける。このクロックパルスを計数する計数回路5は、前記起動回路3から起動信号が出力されない間は計数動作は行わず、起動信号が供給されてリセット状態が解除されてからクロックパルスの計数を開始するようになっている。また、計数回路5は、外部から設定することができる計数値に達したときに点火信号を出力するように構成されており、この計数値

を任意に選択することによって遅延時間を任意に設定することができる。計数回路5の出力点火信号を受け、コンデンサ2の電荷を点火用抵抗6を経て放電するスイッチング回路7を設ける。

(作用)

発破器1からの電気エネルギーによりコンデンサ2が充電され、その端子電圧が規定の値を越えるとクロックパルス発生回路4はクロックパルスを発生し始めるが、計数回路5には起動信号が供給されていないので計数は行われない。したがって、クロックパルス発生回路4に、水晶発振子やセラミック発振子のような発振子を有する高精度発振器を用いた場合、その立上りの不安定さがあっても、設定時間にはまったく影響を及ぼすことはない。発破器1からのエネルギーの供給の終了が起動回路3で検知され、起動信号が発生されると計数回路5のリセット状態が解除され、計数回路はクロックパルスを計数するようになる。計数回路5が外部から設定された計数値まで計数すると点火信号が出力され、これによってスイッチン

グ回路7は導通し、コンデンサ2に蓄積されている電荷はスイッチング回路7および点火用抵抗6を経て放電し、点火用抵抗の温度を上昇させて点火玉を点火させ、引続いて装填薬を起爆する。このようにして計数回路5における計数値を選択することにより遅延時間を任意にかつ正確に設定することができる。

なお、本発明の遅延回路は時限式信管にも適用することができるが、その場合は発破器は用いず、信管に設けた電源を用いればよい。

(実施例)

第2図は本発明による遅延回路を適用した遅発電気雷管の一実施例の構成を示すものであり、第1図に示した部分と同じ部分には同じ符号を付けて示す。発破器1は母線8Aおよび8Bを介して正および負の入力端子9Aおよび9Bに接続し、これら入力端子を幹線10Aおよび10Bにそれぞれ接続する。発破器1からのエネルギーの供給を検出する起動回路3は、幹線10Aに直列に接続した抵抗19およびダイオード12と、幹線10Aと10Bと

の間に接続した分圧抵抗13,14と、これらの分圧抵抗の接続点にベースを接続し、コレクタを抵抗15を経て幹線10Aに接続し、エミッタを幹線10Bに接続した第1のトランジスタ16と、ベースを第1トランジスタのコレクタに接続し、コレクタを抵抗17を経て幹線10Aに接続し、エミッタを幹線10Bに接続した第2のトランジスタ18とを具えている。今発破器1が起動され、母線8A, 8Bおよび入力端子9Aおよび9Bを介して幹線10Aおよび10Bに電圧が印加されると、分圧抵抗13,14に電流が流れ、第1トランジスタ16のベース電位はエミッタ電位よりも高くなり、導通する。したがって第2トランジスタ18のベース電位はエミッタ電位とはほぼ等しくなり、第2トランジスタは遮断状態となり、そのコレクタに接続された出力点Pの電位は幹線10Aの電位にほぼ等しくなる。一方、幹線10A,10B間にはクロックパルス発生回路4および計数回路5が接続されており、これらの回路はコンデンサ2の端子電圧が動作電圧となると起動され、クロックパルス発生回路4はクロッ

クパルスを発生し始める。本例ではクロックパルス発生回路4は、水晶発振子19を有する水晶発振器20を以て構成する。この水晶発振器20の発振周波数の精度は非常に高いものであるが、動作開始時の動作は不安定である。第3図は水晶発振器の動作特性を横軸に時間を取り縦軸に発振出力電圧をとって示すものである。動作開始後約1000m秒の間は出力電圧がランダムに変動しきわめて不安定な状態となっている。したがって、このように不安定な状態での発振出力パルスを次段の計数回路5に供給して計数を行うと、設定時間にきわめて大きな誤差が生ずることになる。本発明では、このような問題点を解決するために、計数回路5に設けたカウンタ21のリセット端子21aに起動回路3の出力点Pを接続し、この出力点の電位が高電位のときにはカウンタ21をリセットし、計数動作開始を禁止するようにする。

発破器1からのエネルギーの供給が終了すると、起動回路3に設けたダイオード12のため、第1トランジスタ16のベース電位は低下し、この第1ト

ランジスタは遮断状態となる。したがって、第2トランジスタ18のベース電位は正電位となり、この第2トランジスタは導通し、出力点Pは幹線108の負電位となる。このため、カウンタ21のリセット状態は解除され、入力端子21bに受信するクロックパルスを計数し始める。したがって、発破器1からのエネルギーの供給を、水晶発振器20の立上り時の不安定動作期間を超えて行うことにより、不安定さによる誤動作を完全に回避することができる。

カウンタ21には複数のスイッチSW<sub>1</sub>---SW<sub>n</sub>を接続し、これらスイッチの内の1つSW<sub>1</sub>を外部から閉成することによりカウンタのフルカウント値を任意に設定することができるように構成する。カウンタ21は、このフルカウント値までクロックパルスを計数すると出力端子21cに点火パルスを出す。

上述したようにして発生された点火パルスは、スイッチング回路7に供給されるが、このスイッチング回路には抵抗22,23、トランジスタ24およびサイリスタ25を設ける。

カウンタ21の出力端子21cから出力される点火パルスを抵抗22を経てトランジスタ24のベースに印加するとこのトランジスタは導通し、サイリスタ25のゲート電位はアノード電位よりも低くなり、サイリスタは導通する。したがってコンデンサ2に蓄積されていた電荷はサイリスタ25および点火用抵抗6を経て放電し、点火用抵抗を加熱するようになる。その結果点火薬が点火し、引き続いて填装薬が爆発することになる。

上述した実施例では遅延回路は電気雷管のハウジング内に一体的に組込むようしたが遅延回路を別個のハウジングに収納し、電線線を介して電気雷管に接続するようにしてもよい。

また、本発明の電気発破用遅延回路は電気雷管だけでなく、時限式雷管にも適用することができる。

(発明の効果)

上述した本発明の電気発破用遅延回路によれば、発破器などの電源からのエネルギーの供給の終了

を検知して起動信号を発生させ、この起動信号によってカウンタでのクロックパルスの計数を開始させるようにしたため、クロックパルス発生回路が立上り時に不安定な動作をしてもカウンタにおける計数開始時にはクロックパルス発生回路は安定したものとなり、クロックパルス発生回路の立上り時の不安定さによる誤動作を解消することができる。したがって、クロックパルス発生回路を、水晶発振子やセラミック発振子などを有する高精度発振器を以って構成することができ、遅延時間をきわめて高い精度で設定することができる。

#### 4. 図面の簡単な説明

第1図は本発明による電気発破用遅延回路を設けた遅延電気雷管の基本的構成を示す概念図、

第2図は同じくその一実施例の構成を示す回路図、

第3図は水晶発振子の動作特性を示すグラフである。

1…発破器

2…コンデンサ

3…起動回路

4…クロックパルス発生回路

5…計数回路

6…点火用抵抗

7…スイッチング回路

19…水晶発振子

20…水晶発振器

21…カウンタ

SW<sub>1</sub> ~ SW<sub>n</sub>…スイッチ

25…サイリスタ

特許出願人

日本油脂株式会社

同出願人

原田電子工業株式会社

代理人弁理士

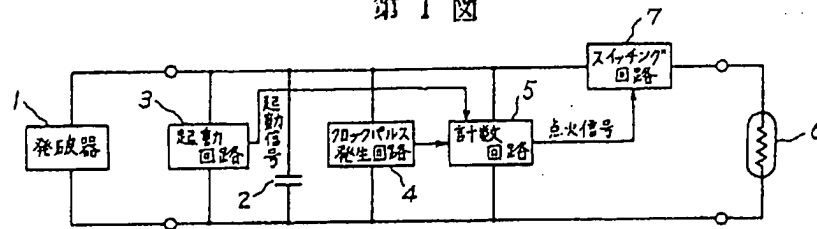
杉村 曉 秀

同弁理士

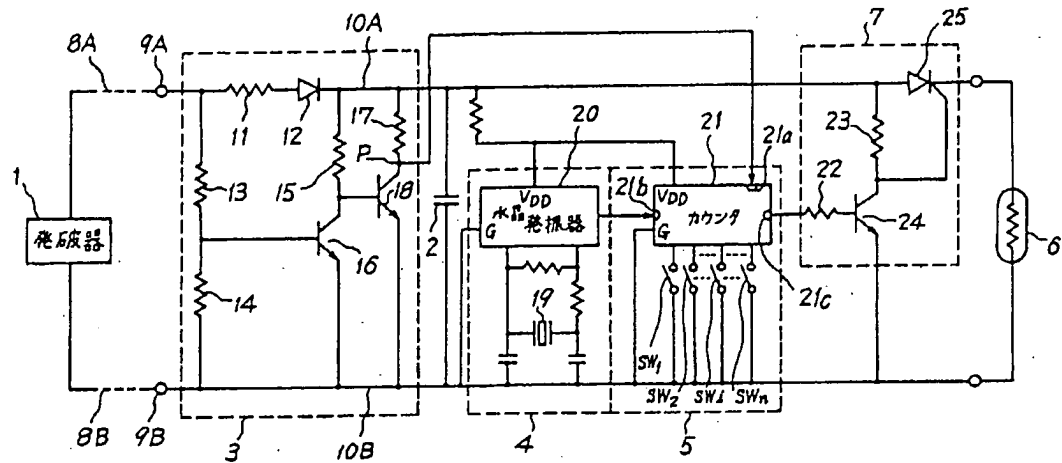
杉村 興 作



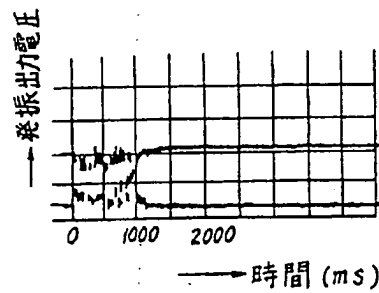
第1図



第2図



第3図



**THIS PAGE BLANK (USPTO)**